OTP-Based 8-Bit Microcontroller Series

FC146

SZFC

2017/6/26

功能特色：

*PB3口软件可控上拉，PB3可做标准IO口

*4级硬件控制端口强弱驱动电流

*14个双向I/O口

*PA5内置nmos管大驱动，驱动4级可选，最高可达500mA

*矩形扫描功能；T型扫描功能

注意事项：

1、若使用PA口唤醒功能，需打开WUAX和PBIE配置位；若只使用PB口唤醒，只需打开PBIE配置位即可。

OTP-Based 8-Bit Microcontroller Series

- FC146 : OTP device

功能特性

- 只有42个单字指令
- 除跳转指令为两个周期指令以外其余为单周期指令
- 13-bit指令宽度
- GOTO指令能跳转到所有的ROM/EPROM地址空间
- 子程序能返回到所有的ROM/EPROM地址空间
- 能处理8位数据
- 3级硬件堆栈
- 运行速度: DC-8 MHz 工作频率

型号	管脚#	I/O#	EPROM/ROM空间 (Byte)	RAM (Byte)
FC146	16	14	0.5K	32

- 支持直接与间接数据寻址方式
- 一个带8位预置器的8位定时/计数器（Timer0）
- 内部上电复位
- 上电复位计数器（PWRT）和振荡启动计数器（Oscillator Start-up Timer OST）
- 内部振荡器集成了一个看门狗保证了可靠的操作同时软件使能看门狗操作
- 双向输入输出I/O口IOB
- 通过编程控制I/O端口的上拉/下拉、开漏等状态
- 1个内部计数中断源；1个外部中断源: PortB的输入改变
- 通过INT管脚或者PortB的输入改变来实现睡眠唤醒
- 省电睡眠模式
- 内部有8MHz， 4MHz， 1MHz， 和 455KHz RC振荡器
- 有可靠的保证使得程序代码不被读出。
- 内部RC振荡器
- 提供以下振荡源的选择:
  - IRC
  工作电压范围:1.6V – 3.5V
  -≤4MHZ:1.6V -3.5V
  -≤8MHZ : 2.0V-3.5V

概叙

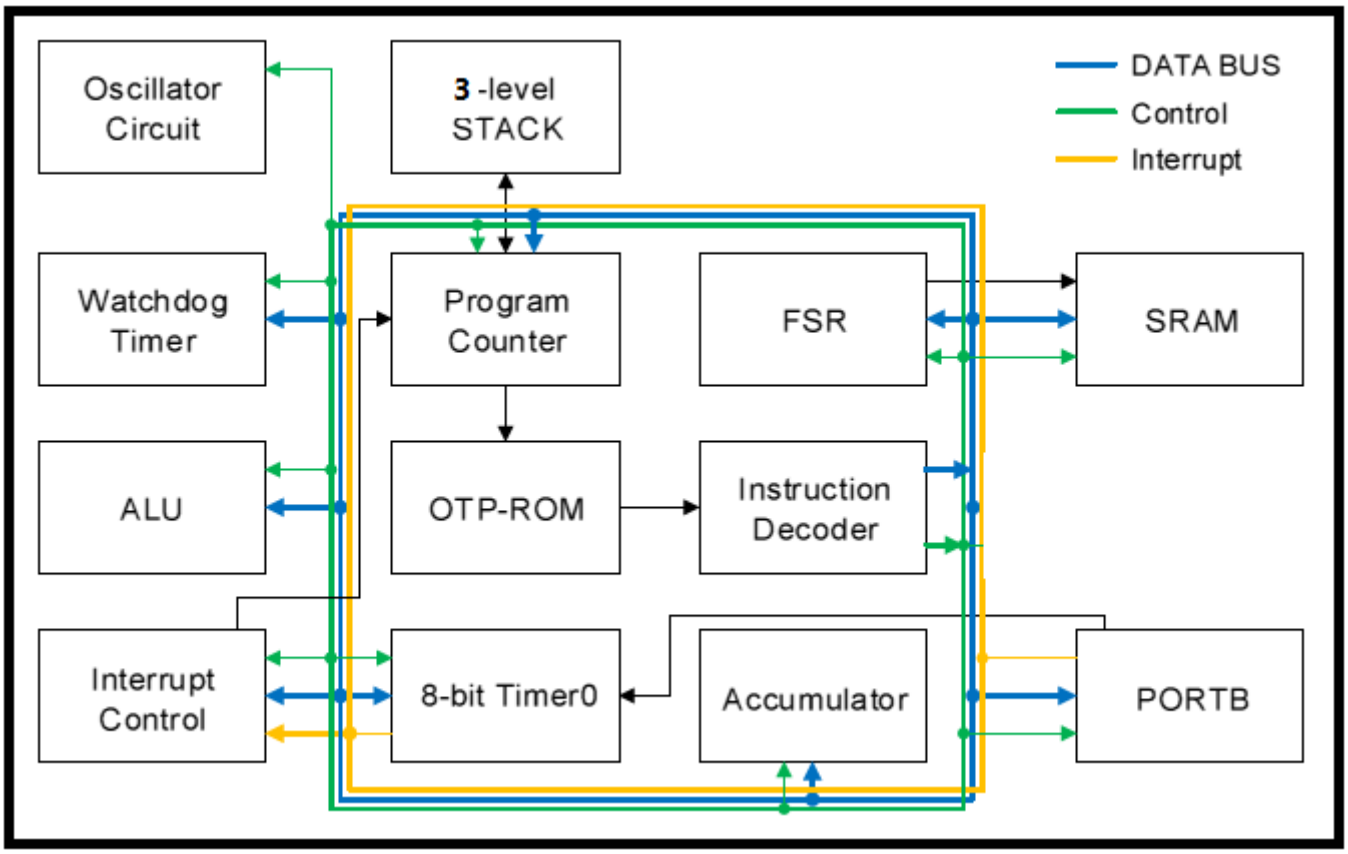
FC146是一款低功耗，高速，高噪声容限，EPROM/ROM基于8位CMOS工艺制造的单片机，采用RISC指令集，共有42条指令，除分支指令为两个周期指令以外其余为单周期指令。这种易用、易记的指令集大大缩短了开发时间。

FC146包含了上电复位(Power-on Reset POR)，掉电复位(Brown-out Reset BOR)， 上电复位计数器（Power-up Reset Timer PWRT），振荡启动计数器 (Oscillator Start-up Timer OST)， 看门狗定时器 (Watchdog Timer)， EPROM/ROM， SRAM，双向三态I/O口，（可以设置为上拉/下拉）， 省电睡眠模式， 一个带8位预置器的8位定时/计数器，独立中断，睡眠唤醒模式和可靠的代码保护，有两个振荡源可供用户配置选择，包含省电振荡源和低功耗振荡器。

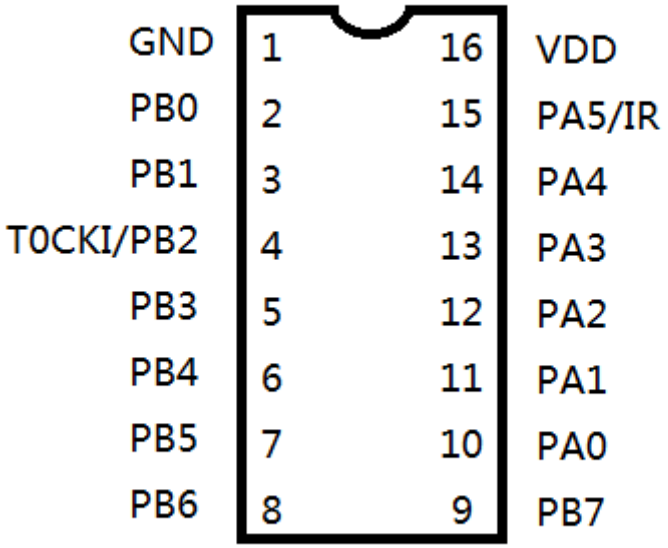
FC146可访问1K×13的程序存储空间。

FC146能直接或间接访问寄存器以及数据存储区，所有的特殊功能寄存器分布在数据存储区同时包含特定的程序指针。

结构图



管脚图



管脚功能描述

管脚名称	I/O	说明
PB0	I/O	双向I/O口同时具有系统唤醒功能 软件设置为上拉/下拉
PB2/T0CKI	I/O	双向I/O口同时具有系统唤醒功能 软件设置为上拉/下拉 外部计数输入脚
PB3~PB7	I/O	双向I/O口同时具有系统唤醒功能 软件设置为上拉/下拉
PA0~A4	I/O	双向I/O口同时具有系统唤醒功能 软件设置为上拉
PA5/IR	I/O	双向I/O口同时具有系统唤醒功能 软件设置为上拉 IR:内置nmos管大驱动，可达500mA
Vdd	-	电源
Vss	-	地

Legend: I=输入， O=输出， I/O=输入/输出，A=模拟输入

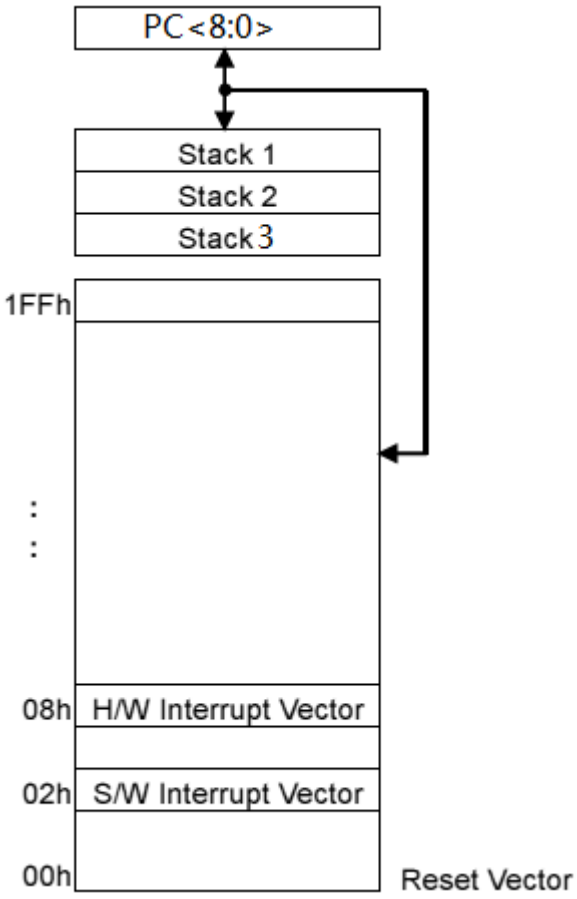
1.0 存储器结构

FC146 存储器包含程序存储器和数据存储器。

1.1 程序存储器

FC146有一个8位PC指针能访问0.5K×13的存储空间。
FC146的复位地址为00h。
H/W中断向量地址008h.， S/W中断向量地址002h。
FC146的CALL/GOTO能指向在同一个程序页面（一个程序页面为0. 5K）的所有存储空间

程序存储器分布图和堆栈结构



FC146

1.2数据存储器

数据存储器包含特殊功能器组和通用寄存器组，所有通用寄存器可以直接寻址或者通过FSR寄存器间接寻址。
特殊功能寄存器用来控制CPU或外围功能模块的工作。

表 1.1: FC146寄存器列表

表1.2: 通过OPTION 或IOST指令控制的寄存器

地址	说明	B7	B6	B5	B4	B3	B2	B1	B0
N/A (w)	OPTION			T0CS	T0SE	PSA	PS2	PS1	PS0
05h (w)	IOSTA	Port A I/O控制寄存器							
06h (w)	IOSTB	Port B I/O控制寄存器							

表1.3: 寄存器列表

地址	说明	B7	B6	B5	B4	B3	B2	B1	B0
00h (r/w)	INDF	通过FSR 访问数据区(不是一个实际的物理地址)							
01h (r/w)	TMR0	8位定时/计数器							
02h (r/w)	PCL	低8位PC指针							
03h (r/w)	STATUS	RST	IRPWR	IRCON	/TO	/PD	Z	DC	C
04h (r/w)	FSR	*	*	间接地址访问指针（RAM选择寄存器）					
05h (r/w)	PORTA	-	-	IOA5	IOA4	IOA3	IOA2	IOA1	IOA0
06h (r/w)	PORTB	IOB7	IOB6	IOB5	IOB4	IOB3	IOB2	IOB1	IOB0
07h (r/w)	SCANB	SCANB7	SCANB6	SCANB5	SCANB4	SCANB3	SCANB2	SCANB1	SCANB0
08h (r/w)	PCON	WDTE	LVDF	LVDTE	DKWE	DSEL1	DSEL0	LVDS1	LVDS0
09h (r/w)	WUCON	WUB7	WUB6	WUB5	WUB4	WUB3	WUB2	WUB1	WUB0
0Ah (r/w)	PCHBUF								PCH0
0Bh (r/w)	PBDCON	/PDB7	/PDB6	/PDB5	/PDB4	/PDB3	/PDB2	/PDB1	/PDB0
0Ch (r/w)	PAHCON			/PHA5	/PHA4	/PHA3	/PHA2	/PHA1	/PHA0
0Dh (r/w)	PBHCON	/PHB7	/PHB6	/PHB5	/PHB4	/PHB3	/PHB2	/PHB1	/PHB0
0Eh (r/w)	INTEN	GIE	WUAX					PBIE	T0IE
0Fh (r/w)	INTFLAG	SCANA4	SCANA3	SCANA2	SCANA1	SCANA0		PBIF	T0IF

Legend: - = unimplemented， read as ‘0’， * = unimplemented， read as ‘1’， NG= no used bit

2.0 功能介绍

2.1 寄存器操作

2.1.1 INDF (间接寻址寄存器)

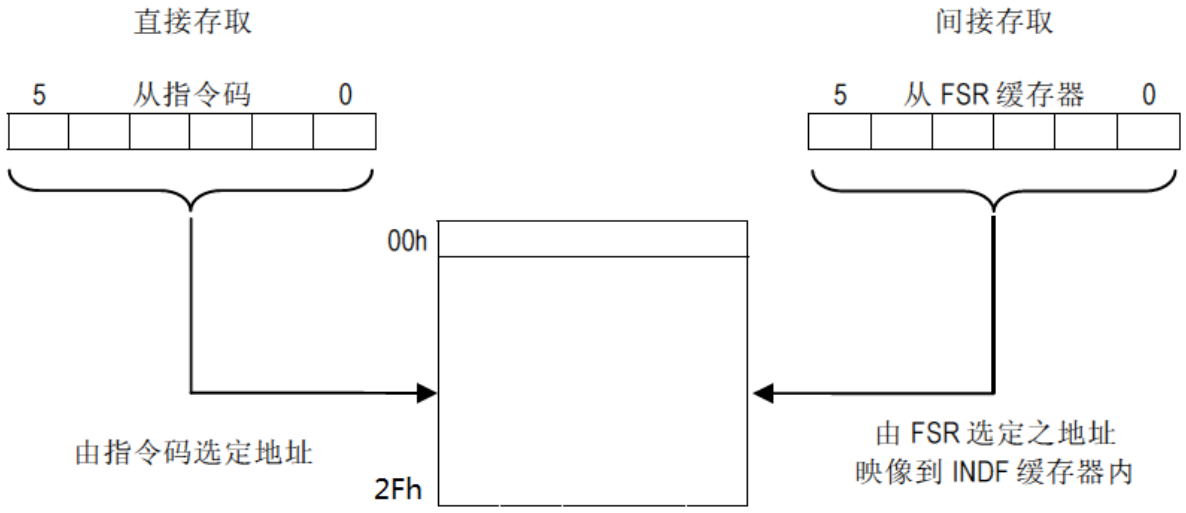
地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
00h (r/w)	INDF	通过FSR 访问数据区(不是一个实际的物理地址)							

INDF不是一个实际的物理地址，间接寻址时INDF通过RAM选择寄存器（FSR）来访问其所指向的地址。间接寻址读操作直接读地址00h(FSR="0")， 间接寻址不能对INDF直接进行写操作（尽管有些状态会发生改变）。
FSR的5-0位可以用来选择32个寄存器（地址:00h ~ 2Fh）。

例 2.1:间接寻址

- 地址28内容为10h
- 地址29内容为0Ah
- 将28写入FSR 中
- 通过A读INDF返回10h
- FSR加1 (@FSR=29h)
- 通过A读INDF返回0A h

图2.1:直接/间接存取



2.1.2 TMR0 (定时/计数器 Time lock/Counter register)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
01h (r/w)	TMR0	8位定时/计数器							

TMR0是一个8位定时/计数器寄存器，Timer0的时钟源可以取值于指令周期或外部实时钟（T0CKI pin），使用外部时钟需要设置OPTION的T0CS(T0CS=5)位为1。
使用TMR0的预置器需要设置OPTION的PSA (PSA =3)位为0 ，这种模式下TMR0值的改变，预置器被清零。

2.1.3 PCL (Low Bytes of Program Counter) & Stack

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
02h (r/w)	PCL	PC低8位							

FC146的PC指针和堆栈的位数为8位， 堆栈有3级，低位的PC指针为PCL寄存器，该寄存器时可读写的。.每一条指令执行的时候他的PC指针包含下一条指令的操作地址。指令没有改变PC内容时候、在每一个指令周期PC指针自动加1。
对于GOTO指令有PC<7:0>，PCL 映射成PC<7:0>。
对于CALL指令有PC<7:0>，下一条指令地址被推进堆栈，PCL 映射成PC<7:0>。
对于RETIA， RETFIE， RETURN指令有PC<7:0>，PC的内容更改为出栈信息，PCL 映射成PC<7:0>。
对于其他指令，PCL就是目标信息， PC<7:0>的内容就是指令地址。

2.1.4 STATUS (状态字寄存器)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
03h (r/w)	STATUS	RST	IRPWR	IRCON	/TO	/PD	Z	DC	C

状态字寄存器包含运算标志，结果标志。

指令执行以后可能会影响STATUS寄存器的Z、DC 、C标志位，则不能直接对这三个标志位进行写操作，这些标志位的设置由MCU的逻辑自动完成。同时，TO 和 PD 位也是不能通过指令直接改变写操作。因此，与STATUS作为目标寄存器的指令后，结果可能会与预期的不同。例如:运行CLRR STATUS将把STATUS 的高三位置零和Z标志位置1 同时该寄存器的内容如下

0	0	0	u	u	1	u	u

u表示为指令执行前后该位没有发生改变

C :进位标志

ADDAR， ADDIA

= 1，有进位

= 0，无进位

SUBAR， SUBIA

= 1，无借位

= 0，有借位

注释 ：减法是通过将2的补第二个操作数的执行。旋转（RRR，RLR）指令，该位装载高或低位源寄存器位。

DC :辅助进位/借位标志.(低四位向高四位进位/借位标志)

ADDAR， ADDIA

= 1， 底4位有进位

= 0， 底4位无进位

SUBAR， SUBIA

= 1， 底4位无借位

= 0， 底4位有借位

Z : 零标志位

= 1， 算术或逻辑运算结果为“0”时

= 0， 算术或逻辑运算结果不为“0”时

/PD :系统休眠标志位

= 1， 当系统上电时或执行“CLRWDT”指令后

= 0， 当执行“SLEEP”指令后

/TO :看门狗溢出标志位

= 1， 当系统上电时或执行“CLRWDT”或SLEEP指令后

= 0，看门狗定时器溢出

IRPWR:在使用大电流驱动时，电源波动较大，此项是优化电源电压波形。

=0：优化

=1：不优化（使用时需要加较大电容值的电容并接在电源地上）

IRCON:

0: I/O

1: 输出口，NMOS开漏。驱动能力由DSEL<1:0>选择。

RST :定义系统复位类型位.

= 1， 唤醒SLEEP或Port B脚位变化唤醒SLEEP

= 0， 其他类型唤醒SLEEP.

2.1.5 FSR (间接寻址指针)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
04h (r/w)	FSR	-	-	间接寻址指针					

Bit5:Bit0： 用来选择访问间接寻址时目标寄存器地址. 具体描述见2.1.1。

2.1.6 PORTA/PORTB (Port 寄存器)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
05h (r/w)	PORTA			PA5	PA4	PA3	PA2	PA1	PA0
06h (r/w)	PORTB	PB7	PB6	PB5	PB4	PB3	PB2	PB1	PB0

读端口(PORTB 寄存器)的状态依赖于该端口是输入/输出模式，写端口是向锁存器写数据。
PORTB是一个8位端口数据寄存器。

2.1.7 SCANB(PORTB扫描控制寄存器)

地址Bank0	名称	B7	B6	B5	B4	B3	B2	B1	B0
07h (r/w)	SCANB	SCANB7	SCANB6	SCANB5	SCANB4	SCANB3	SCANB2	SCANB1	SCANB0

SCANB<7：0>:

=0，PORTB<7:0>为普通IO口

=1，PORTB<7:0>为扫描端口，不具备IO功能

2.1.8 PCON (电源控制寄存器)

地址Bank0	名称	B7	B6	B5	B4	B3	B2	B1	B0
08h (r/w)	PCON	WDTE	LVDF	LVDTE	DKWE	DSEL1	DSEL0	LVDS1	LVDS0

LVDTE : LVDT (低电压检测) 使能位

= 0， 关闭 LVDT

= 1， 使能 LVDT

LVDF:LVDT使能时，可检测电源电压

= 0， 电源高于检测点

= 1， 低于检测点

WDTE : WDT (watch-dog timer) 使能看门狗定时器

= 0，关闭WDT

= 1，使能WDT

DKWE：

0：矩形键盘唤醒

1：T型扫描键盘唤醒

DSEL<1:0>：IR端低电平驱动的驱动能力选择（IRCON=1有效）

11 100mA

10 200mA

01 300mA

00 500mA

L**VDS1~LVDS0**：(config_word<5>=1时这些选择才有效)

0 0→ LVT voltage = 2.6V

0 1→ LVT voltage = 1.8V

1 0→ LVT voltage = 2.0V

1 1→ LVT voltage = 2.3V

2.1.9 WUCON (Port B输入改变/唤醒控制寄存器)

地址Bank0	名称	B7	B6	B5	B4	B3	B2	B1	B0
09h (r/w)	WUCON	WUB7	WUB6	WUB5	WUB4	WUB3	WUB2	WUB1	WUB0

WUB<7：0>:

= 0，禁止PORTB 输入改变唤醒功能

=1，使能PORTB 输入改变唤醒功能

2.1.10 PBDCON (I/O下拉控制寄存器)

地址Bank0	名称	B7	B6	B5	B4	B3	B2	B1	B0
0Bh (r/w)	PBDCON	/PDB7	/PDB6	/PDB5	/PDB4	/PDB3	/PDB2	/PDB1	/PDB0

/PDB<7:0>1:

= 0，使能 PORTB<7：0>内部下拉

=1，禁止PORTB<7：0>内部下拉

2.1.11 PAHCON (I/O上拉控制寄存器)

地址Bank0	名称	B7	B6	B5	B4	B3	B2	B1	B0
0Ch (r/w)	PAHCON			PHA5	/PHA4	/PHA3	/PHA2	/PHA1	PHA0

/PHA<7：0> :

= 0，使能PORTA<7：0>内部上拉.

= 1，禁止PORTA<7：0>内部上拉

2.1.12 PBHCON (I/O上拉控制寄存器)

地址Bank0	名称	B7	B6	B5	B4	B3	B2	B1	B0
0Dh (r/w)	PBHCON	PHB7	PHB6	PHB5	/PHB4	/PHB3	/PHB2	/PHB1	PHB0

/PHB<7：0> :

= 0，使能PORTB<7：0>内部上拉.

= 1，禁止PORTB<7：0>内部上拉

2.1.13 INTEN (中断屏蔽寄存器)

地址Bank0	名称	B7	B6	B5	B4	B3	B2	B1	B0
0Eh (r/w)	INTEN	GIE	WUAX	*	*			PBIE	T0IE

T0IE : Timer0溢出中断屏蔽位。

= 0，禁止Timer0溢出中断

= 1，使能Timer0溢出中断

PBIE : Port B输入改变中断屏蔽位

= 0，禁止Port B输入改变中

= 1，使能Port B输入改变中

WUAX:

= 0，禁止PORTA 输入改变唤醒功能

=1，使能PORTA 输入改变唤醒功能

Bit5:Bit2:没有使用，置1

GIE : 中断允许总控位

= 0，禁止所有中断. 对于睡眠唤醒模式的中断事件，MCU将执行SLEEP后的指令。

= 1，使能所有没有屏蔽的中断. 对于睡眠唤醒模式的中断事件，MCU将跳转到中断地址（008h）。

注释: 在中断事件发生时， GIEB被硬件清零并禁止一切中断，所以GIE以及与该中断相关的中断屏蔽位需要重开启。RETFIE 为退出中断程序并重新设置GIE =1允许中断。

2.1.14 INTFLAG (中断标志寄存器)

地址Bank0	名称	B7	B6	B5	B4	B3	B2	B1	B0
0Fh (r/w)	INTFLAG	SCANA4	SCANA3	SCANA2	SCANA1	SCANA0		PBIF	T0IF

T0IF : 溢出中断标志，发生Timer0溢出中断置1， 软件设置清零

PBIF : Port B输入改变中断标志 interrupt flag. Port B输入改变时置1， 软件设置清零

Bit2 : 没有使用，置0

SCANA<4：0>:

=0，PORTA<4:0>为普通IO口

=1，PORTA<4:0>为扫描端口，不具备IO功能

2.1.15 ACC (Accumulator)累加器

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
N/A (r/w)	ACC	累加器							

累加器是一个内部数据转化、指令操作和存放操作结果的存储单元，不能被访问。

2.1.16 OPTION Register（选项寄存器）

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
N/A (w)	OPTION	-	-	T0CS	T0SE	PSA	PS2	PS1	PS0

通过OPTION 指令访问，在执行OPTION 指令时候，该数据单元由ACC（累加器） 转化为选项寄存器（OPTION Register）。选项寄存器是一个7位只写寄存器，它的一些控制位主要用来配置与Timer0/WDT 分频器， Timer0， 外部中断选项相关信息。除INTEDG位以外其他位是只写并可以置1。

PS2:PS0 : 分频率选择控制位

PS2:PS0	Timer0 Rate	WDT Rate
0 0 0	1:2	1:1
0 0 1	1:4	1:2
0 1 0	1:8	1:4
0 1 1	1:16	1:8
1 0 0	1:32	1:16
1 0 1	1:64	1:32
1 1 0	1:128	1:64
1 1 1	1:256	1:128

PSA : 分频器选择位.

= 1， WDT (看门狗定时器)

= 0， TMR0 (Timer0)

T0SE : TMR0触发方式控制位

= 1， T0CKI脚下降沿触发计数

= 0， T0CKI脚上升沿触发计数

T0CS : TMR0 时钟源选择控制位

= 1， 外部T0CKI脚. 当IOST IOB2 = “0”.时，IOB2/T0CKI脚设置为输入

= 0， 内部指令时钟周期或者RTC时钟

2.1.17 IOSTB (I/O口控制寄存器)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
N/A (w)	IOSTA			IOSTA5	IOSTA4	IOSTA3	IOSTA2	IOSTA1	IOSTA0
N/A (w)	IOSTB	IOSTB7	IOSTB6	IOSTB5	IOSTB4	IOSTB3	IOSTB2	IOSTB1	IOSTB0

= 1， 端口为输入

= 0， 输出

2.2 I/O Ports

PortB为双向三态I/O 口。 Port B 为8脚I/O口。IOB2需要通过选项寄存器（Option） 的T0CS（(OPTION<5>)）位控制，所有的I/O的输入/输出方式由I/O控制寄存器(IOSTB)设置。 IOB<4:1>有相应的上拉控制位(PHCON 寄存器)来设置使能内部上拉 ，如果设置为输出模式，内部上拉功能会自动关闭。IOB<4:1>有相应的下拉控制位(PDCON寄存器)来设置使能内部下拉，如果设置为输出模式，内部下拉功能会自动关闭。

IOB<4:1> 有输入改变中断/唤醒功能.它的每个管脚是否具有该功能通过取决于WUCON寄存器的相应位。

配置字能交替设置I/O口的不同功能，功能交替设置完以后，读的I/O的值为0。

2.3 Timer0/WDT & Prescler/T1

2.3.1 Timer0

Timer0为8位定时/计数器， Timer0 的时钟源可以是内部或外部时钟源(T0CKI pin)

2.3.1.1 使用内部时钟: 定时模式

T0CS(OPTION<5>)=0为定时模式，定时模式在没有预置器的情况下，定时寄存器每个指令周期自动加1，设置TMR0以后，定时器将在两个时钟周期以后开始自增。

2.3.1.2 使用外部时钟: 计数模式

T0CS(OPTION<5>)=1为计数模式，是选择通过T0CK管脚的上升或下降沿触发Timer0寄存器的增加由T0SE 位(OPTION<4>)决定，外在时钟要求与内部时钟(Tosc)同步。同步以后，Timer0 实际增加有一个延迟。

在没有预置器的情况下，外部时钟输入同样也可以作为预置器输出；T0CKI与内部时钟同步时能方便处理在T2 和 T4周期上的预分频. 因此T0CKI为高或低电平必须要保持两个以上时钟周期才有效。

有预置分频时器，外部时钟输入被异步分频器平分，这种常用来计算波形。因此:因此T0CKI的一个波形周期至少4Tosc才能被 预置器平分。

2.3.2 看门狗定时器 (WDT)

看门狗定时器（WDT）的运行依赖于芯片里的RC振荡器，无需任何额外电路即能工作。不管时钟OSCI和OSCO管脚是否关闭，它都能运行，如在睡眠模式。在一般操作或睡眠模式情况下，看门狗定时器的溢出都会导致MCU复位同时TO (STATUS<4>)位被清零。.

如WDTE 位(PCON<7>)清零. 看门狗定时器不能工作。

在没有预置器时看门狗的溢出为18 ms， 4.5ms， 288ms ， 72ms这个时间可以通过SUT<1:0> 设置。

需要看门狗的t溢出周期变长可以通过设置OPTION寄存器的看门狗定时器分频大于1:128.，因此最长的看门狗溢出周期为 36.8 秒。.

CLRWDT指令能使WDT和预置器清零，启用看门狗可以防止超时，如果超时MCU能复位。

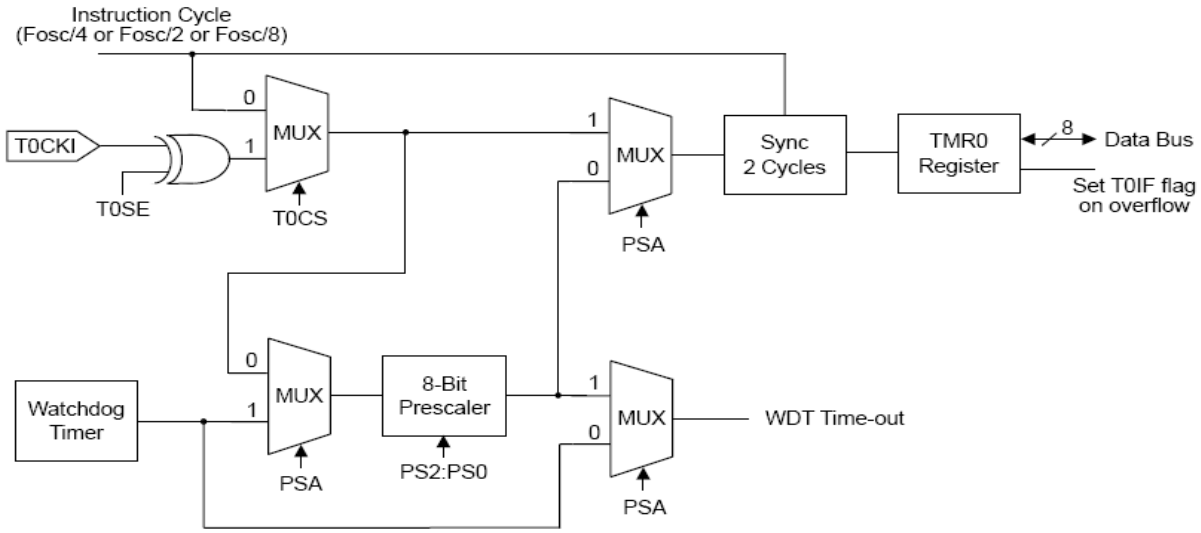
SLEEP 指令重置WDT和预置器， 启用看门狗就给机器分派了一个最大睡眠时间。

2.3.3 Prescaler（预置器）

有一个8位的向下计数器作为Timer0和看门狗定时器(WDT)的预置器。注意该预置器只能分配给Timer0 或 WDT使用，不能两者同时使用。PSA 位(OPTION<3>) 决定预置器是指派给Timer0还是WDT. PS<2:0> 位(OPTION<2:0>) 配置分频。当作为Timer0的预置器的时候， TMR0会被预置器清零。. 当作为WDT的预置器的时候， CLRWD 指令会清除预置器内容。预置器不能读写，机器复位，预置器各位全为1。

为了避免机器非正常复位，当Timer0 或 WDT的预置器发生改变的时候，需要执行CLRWDT 或 CLRR TMR0 指令，反之亦然。

图2.4: Timer0/WDT Prescaler结构图



2.4 中断方式

FC146系统具备有四种中断方式:
1. TMR0 溢出中断
2. Port B 输入改变中断
INTFLAG为中断标志寄存器，决定该寄存器机器所发生的中断状态。
中断允许总控位GIE（INTEN<7>)， 能使所有中断被开放（GIE=1）或屏蔽所有中断(GIE=0)，每中断能否启用决定INTEN 寄存器同时保证GIE=1。
中断发生时GIE 位（在中断发生前GIE 位和该中断相关的中断屏蔽位置1）被硬件清零从而禁止进一步中断（FC146不区分中断优先级别），同时下条指令跳到008h后开始执行。中断标志位在中断允许总控位GIE重新置1的时候需要被软件清零以防止重复中断。一个中断标志位（PBIF除外的）会被它的中断事件置1，而不管与它相关的中断屏蔽位是否启用。通过INTFLAG 和INTEN 的相应中位来判断是否发生中断以及中断类型。当通过INT指令发生软中断时，下条指令跳到002后开始执行。

2.4.1 Timer0 中断

TMR0发生溢出 (FFh → 00h)时T0IF标志位置1 (INTFLAG<0>). T0IE 位(INTEN<0>)清零，该中断被屏蔽。

2.4.2 Port B 输入改变中断

输入改变中断触发时IOB<7:0> PBIF标志位置1 (INTFLAG<1>). PBIE位(INTEN<1>)清零，该中断被屏蔽。
在输入改变中断发生之前，必须读取port B信息
与PortB的管脚相对应的WUBn位 (WUCON<4:1>) i清零或设置为输出。PBIE在睡眠之前置1， Port B 输入脚改变中断也可以作为睡眠唤醒条件。在睡眠之前GIE位已被置1机器唤醒以后会执行中断服务程序，否则会运行睡眠以后的下一条指令。

2.5 省电模式 (SLEEP)

执行SLEEP 指令以后机器进入省电模式。
执行SLEEP 指令， /PD 位清零 (STATUS<3>) ，/TO位置1，看门狗清零同时保持运行状态，晶体停振。
I/O维持原状

2.5.1睡眠唤醒

在睡眠状态下，单片机能通过以下方式唤醒:
1. 看门狗复位 (机器设置了看门狗)。
2. PORTB 输入改变中断。

外部的RSTB管脚和看门狗溢出都能使机器复位. 通过查看 /PD 和/TO 位可以检测机器是哪种复位，/PD位置1为上电复位，置0为执行SLEEP， /TO 位置0为看门狗溢出复位。.

机器通过中断唤醒，该中断屏蔽位置1，中断唤醒不管GIE是否置1.。 当GIE位被清零， 机器唤醒以后执行SLEEP指令以后的指令；当GIE位被置1， 机器唤醒以后跳转到中断复位地址 (008h)。

机器复位和唤醒延迟时间为640us。

2.6 复位

FC146单片机能通过以下方式复位:
1. 上电复位(POR)
2. 掉电复位(Brown-out Reset BOR)
3. 看门狗WDT溢出复位

一些寄存器在一些复位条件下没有影响，在上电和其他一些复位情况下它们的状态是未知的。. 大多数寄存器会回到复位状态在上电复位，看门狗WDT溢出复位。
掉电复位作为一种典型应用主要用在 AC 或重载交换的应用上。
芯片上的低电压检测模块到电压低于一个固定的电压也会对使芯片复位，这样能保证芯片只能在正常电压范围内工作。
WDT睡眠唤醒也导致芯片复位，其复位操作的不会在睡眠之前。 根据不同的复原状态设置对/TO和/PD位(STATUS<4 :3>)置1或清零。

2.6.1上电复位计数器(Power-up Reset Timer PWRT)

上电复位计数器提供一个 18/4.5/288/72ms 延迟时间 (该延迟时间由 SUT<1:0>设置) (或 640us，基于不同的振荡源和复位条件) 在 Power-on Reset (POR)， Brown-out Reset (BOR)， 看门狗溢出复位。只要 PWRT 在运行，设备就一直保持的复位状态。Vdd、温度和其他变化而会影响 PWDT 控制的设备延迟时间。

2.6.2_振荡启动计数器(Oscillator Start-up Timer OST)

在PWRT 延迟 (18/4.5/288/72ms) 之后振荡启动计数器会再提供一个64个clock的延迟。

2.6.3复位顺序

FC146复位时序如下:
1. 复位锁存器置1 ，PWRT & OST 清零。
2. 当内部的POR， BOR， RSTB 复位或 WDT溢出复位脉冲加载完成后， PWRT开始计数。
3. PWRT溢出以后， OST开始计数延迟。
4. OST延迟完成以后， 复位锁存器清零最后芯片得到一个复位信号。

在高频或低频振荡模式机器复位延迟时间为18/4.5/288/72ms加上64个振荡周期，在IRC/ERIC ，ERC振荡模式单片机会在Power-on Reset (POR)， Brown-out Reset (BOR)，在延迟640us ，看门狗溢出复位后再延迟18/4.5/288/72ms的时间。

图2.9: 复位电路结构图

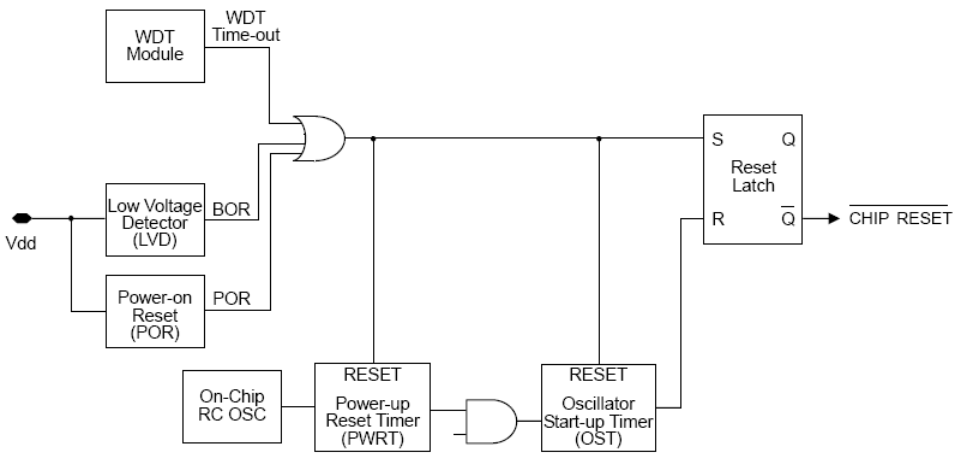


表2.2: 复位以后各个寄存器状态列表

寄存器	地址	上电复位 掉电复位	RSTB复位 WDT 复位
ACC	N/A	xxxx xxxx	uuuu uuuu
OPTION	N/A	0011 1111	0011 1111
IOSTA	N/A	0011 1111	0011 1111
IOSTB	N/A	1111 1111	1111 1111
INDF	00h	xxxx xxxx	uuuu uuuu
TMR0	01h	xxxx xxxx	uuuu uuuu
PCL	02h	1111 1111	1111 1111
STATUS	03h	0001 1xxx	000# #uuu
FSR	04h	00xx xxxx	00uu uuuu
PORTA	05h	00xx xxxx	00uu uuuu
PORTB	06h	xxxx xxxx	uuuu uuuu
SCANB	07h	0000 0000	0000 0000
General Purpose Registers	10 ~ 2Fh	xxxx xxxx	uuuu uuuu
PCON	08h	1-10 0000	1-10 0000
WUCON	09h	0000 0000	0000 0000
PDCON	0Bh	1111 1111	1111 1111
PHCON	0Dh	1111 1111	1111 1111
INTEN	0Eh	00-- --00	00-- --00
INTFLAG	0Fh	0000 0-00	0000 0-00

Legend: u = 不变， x = 未知， - = 不起作用， # =参见下表的值

表2.3: RST/ TO / PD 复位和唤醒后的状态

/TO	/PD	复位方式
1	1	Power-on Reset
1	1	Brown-out reset
u	u	RSTB Reset during normal operation
1	0	RSTB Reset during SLEEP
0	1	WDT Reset during normal operation
0	0	WDT Wake-up during SLEEP
1	0	Wake-up on pin change during SLEEP

Legend: u =不变

表:2.4: /TO /PD状态位影响事件

事件	/TO	/PD
Power-on	1	1
WDT Time-Out	0	u
SLEEP instruction	1	0
CLRWDT instruction	1	1

Legend: u =不变

4.0 配置选项

表4.0: 配置选项0

位	名称	说明
5~3	LVDT<2:0>	低电压检测选择位 = 0 0 0→禁止低电压检测或复位(默认) = 0 0 1→enable， LVR voltage = 1.8V 复位 = 0 1 0→enable， LVR voltage = 2.0V 复位 = 0 1 1→enable， LVR voltage = 2.3V 复位 下面四种是掉电检测，可用LVDF，不复位。 = 1 x x→enable， LVD voltage Xx的值由LVDS<1:0>选择，参考PCON寄存器说明。
7~6	RCM<1:0>	IRC选择位 = 0 0→4MHz (默认) = 0 1→8MHz = 1 0→1MHz = 1 1→455KHz
9~8	SUT<1:0>	PWRT & WDT计数周期选择位 = 0 0→PWRT = 640us，WDT prescaler rate = 18ms(默认) = 0 1→PWRT = 640us，WDT prescaler rate = 4.5ms = 1 0→PWRT = 640us，WDT prescaler rate = 288ms = 1 1→PWRT = 640us，WDT prescaler rate = 72ms

表4.1: 配置选项1

位	名称	说明
0	WDTEN	看门狗使能位 = 0，禁止WDT(默认) = 1，使能WDT
1	PROTECT	代码保护选择位 = 0→代码不加密EPROM code protection off (默认) = 1→代码加密EPROM code protection on
3~2	OSCD<1:0>	指令运行周期选择位 = 0 0→ 4个振荡周期 (默认) = 1 0→ 2个振荡周期 = 1 1→ 8个振荡周期
4	PBWKEN	IOB口中断唤醒使能 = 0， IOB口中断唤醒使能通过WUCON寄存器控制，LVDTE软件控制（默认） = 1， IOB口默认打开中断唤醒使能，LVDTE使能打开（无法通过软件设置）
5	RDPORT	IO作为输出时，读端口方式控制位 = 0， 从寄存器读 (默认) = 1， 从管脚读
6	SCHMITT	I/O输入缓冲控制位 = 0， 通过Schmitt触发器(默认) = 1， 不通过Schmitt触发器

表4.2: 配置选项2

位	名称	说明
7~0	无定义	IRC校准

5.0 指令集合

操作语法	说明	操作内容	指令周期	影响标志位
BCR R, bit	Clear bit in R	0→R<b>	1	-
BSR R, bit	Set bit in R	1→R<b>	1	-
BTRSC R, bit	Test bit in R， Skip if Clear	Skip if R<b> = 0	1/2 (1)	-
BTRSS R, bit	Test bit in R， Skip if Set	Skip if R<b> = 1	1/2 (1)	-
NOP	No Operation	No operation	1	-
CLRWDT	Clear Watchdog Timer	00h→WDT， 00h →WDT prescaler	1	/TO，/PD
OPTION	Load OPTION register	ACC→ OPTION	1	-
SLEEP	Go into power-down mode	00h→ WDT， 00h→ WDT prescaler	1	/TO，/PD
DAA	Adjust ACC's data format from HEX to DEC after any addition operation	ACC(hex) → ACC(dec)	1	C
DAS	Adjust ACC's data format from HEX to DEC after any subtraction operation	ACC(hex) → ACC(dec)	1	-
RETURN	Return from subroutine	Top of Stack→ PC	2	-
RETFIE	Return from interrupt， set GIE bit	Top of Stack→ PC， 1→ GIE	2	-
INT	S/W interrupt	PC + 1→Top of Stack， 002h→ PC	2	-
IOST R	Load IOST register	ACC→ IOST register	1	-
CLRA	Clear ACC	00h→ ACC	1	Z
CLRR R	Clear R	00h→ R	1	Z
MOVAR R	Move ACC to R	ACC→ R	1	-
MOVR R, d	Move R	R→ dest	1	Z
DECR R, d	Decrement R	R - 1 →dest	1	Z
DECRSZ R, d	Decrement R， Skip if 0	R - 1→ dest， Skip if result = 0	1/2 (1)	-
INCR R, d	Increment R	R + 1→ dest	1	Z
INCRSZ R, d	Increment R， Skip if 0	R + 1→ dest， Skip if result = 0	1/2 (1)	-
ADDAR R, d	Add ACC and R	R + ACC→ dest	1	C， DC， Z
SUBAR R, d	Subtract ACC from R	R - ACC→ dest	1	C， DC， Z
ADCAR R, d	Add ACC and R with Carry	R + ACC + C → dest	1	C， DC， Z
SBCAR R, d	Subtract ACC from R with Carry	R + ACC + C→dest	1	C， DC， Z
ANDAR R, d	AND ACC with R	ACC and R→dest	1	Z
IORAR R, d	Inclusive OR ACC with R	ACC or R→ dest	1	Z
XORAR R, d	Exclusive OR ACC with R	R xor ACC→ dest	1	Z
COMR R, d	Complement R	R→dest	1	Z
RLR R, d	Rotate left f through Carry	R<7>→C， R<6:0>→ dest<7:1>， C→ dest<0>	1	C
RRR R, d	Rotate right f through Carry	C ←dest<7>， R<7:1> ← dest<6:0>， R<0>← C	1	C
SWAPR R, d	Swap R	R<3:0> →dest<7:4>， R<7:4> →dest<3:0>	1	-
MOVIA I	Move Immediate to ACC	I →ACC	1	-
ADDIA I	Add ACC and Immediate	I + ACC →ACC	1	C， DC， Z
SUBIA I	Subtract ACC from Immediate	I - ACC →ACC	1	C， DC， Z
ANDIA I	AND Immediate with ACC	ACC and I →ACC	1	Z
IORIA I	OR Immediate with ACC	ACC or I →ACC	1	Z

操作语法	说明	操作内容	指令周期	影响标志位
XORIA I	Exclusive OR Immediate to ACC	ACC xor I →ACC	1	Z
RETIA I	Return， place Immediate in ACC	I ACC， Top of Stack → PC	2	-
CALL I	Call subroutine	PC + 1 →Top of Stack， I → PC	2	-
GOTO I	Unconditional branch	I →PC	2	-

注释: 1. 两周期指令为分支跳转指令

2. bit : Bit 地址为8位寄存器R中的某一位

R : 寄存器地址 (00h to 3Fh)

I :立即数

ACC : 累加器

d : 目的选择:

=0 (结果存放在ACC)

=1 (结果存放在R)

dest : 目的地

PC : 程序指针

PCHBUF : 高位缓冲程序指针

WDT : 看们狗计数器

GIE :中断允许总控制位

TO : 计数溢出位

PD : 省电模式选择位

C : 进位/借位标志

DC : 辅助进位/借位标志.(低四位向高四位进位/借位标志)

Z : 零标志

This datasheet contains new product information.SZFC reserves the rights to modify the product specification without notice.No liability is assumed as a result of the use of this product.No rights under any patent accompany the sales of the product.

本中文版内容若与英文版内容有争议时，则以英文版的内容为准。